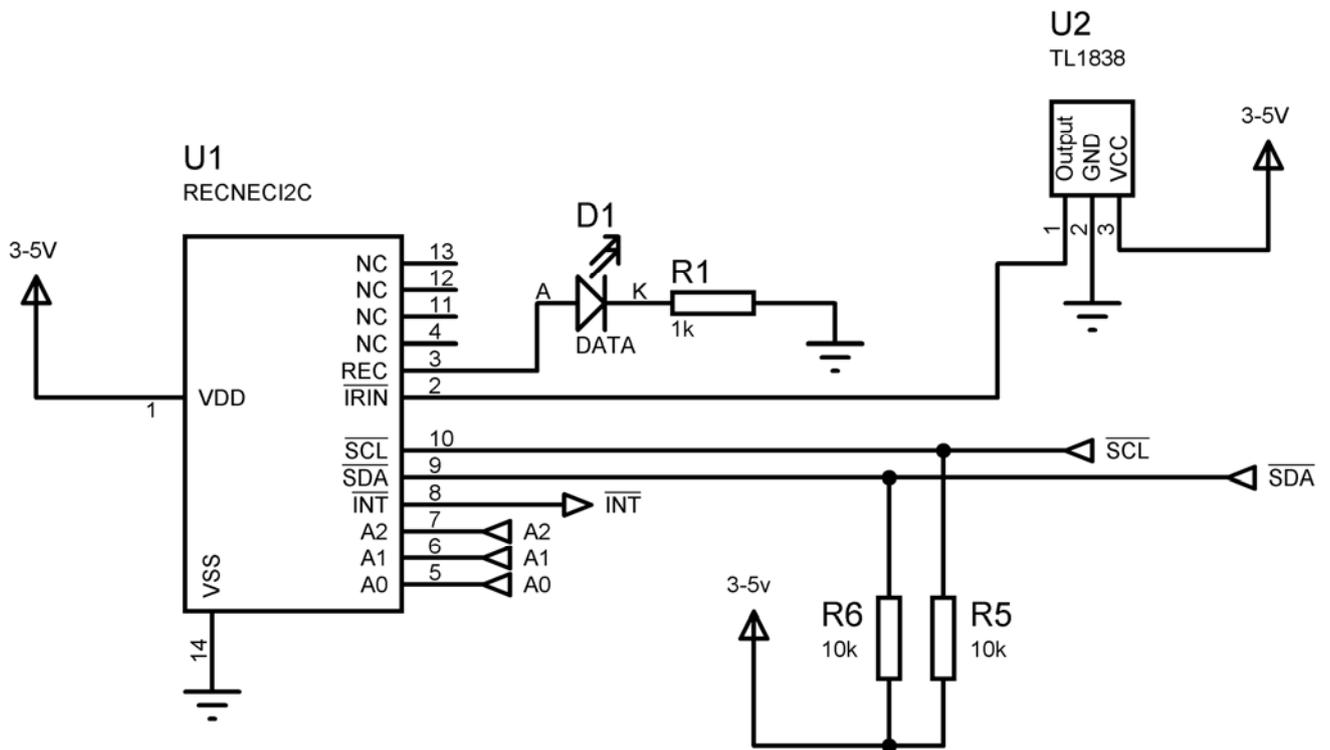


# RECNECI2C

## RECepteur NEC I2C

Ce circuit I2C esclave a été développé afin de recevoir la trame infra-rouge NEC 32 bits et fournir le résultat lors d'une lecture série au format I2C.

En effet, le décodage de la trame infra-rouge nécessitant du temps et des ressources internes importantes, il s'est révélé pertinent de réaliser cette fonction dans un circuit dédié.



Pin	Fonction
1	VDD
2	IR IN
3	Data led
4	NC
5	A0 input
6	A1 input
7	A2 input
8	INT
9	SDA
10	SCL
11	NC
12	NC
13	NC
14	VSS GND

Il doit être associé à un récepteur infra-rouge type TL1838 ou équivalent.

Il peut être alimenté de 3 à 5V DC.

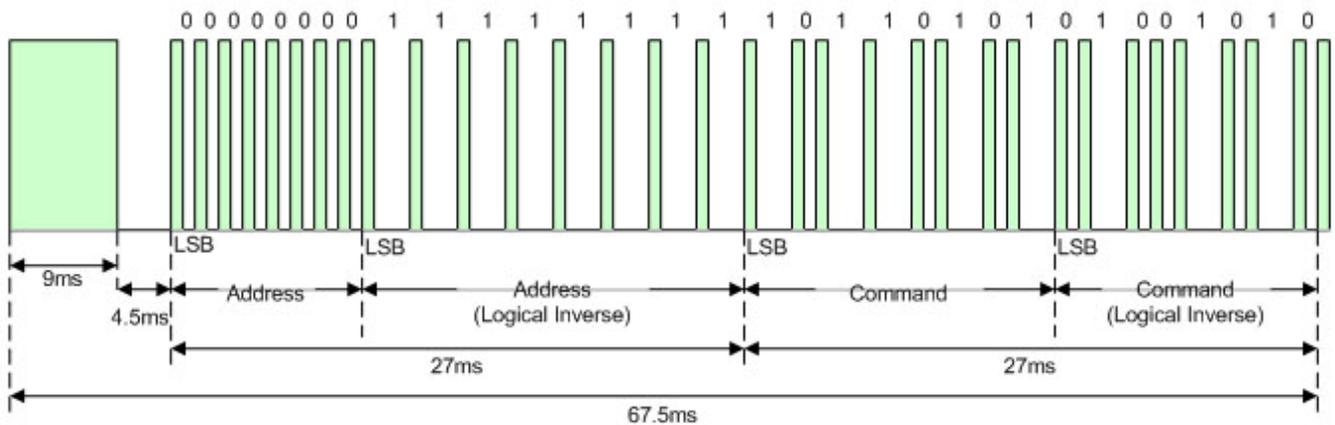
Une led visualise la réception de la trame.

Suite à la réception d'une trame NEC 32 bits : si l'octet 1 est l'inverse de l'octet 2 et l'octet 3 est l'inverse de l'octet 4, le boîtier positionne la broche INT à 0 pour demander la lecture I2C, dans le cas inverse, la trame reçue est ignorée et INT demeure à 1.

La consommation au repos est négligeable car le circuit est en mode power down (technologie nanowatt des PIC 16F).

Elle est de 4mA environ lors de la réception de trame ou lecture I2C.

### Trame NEC 32 bits



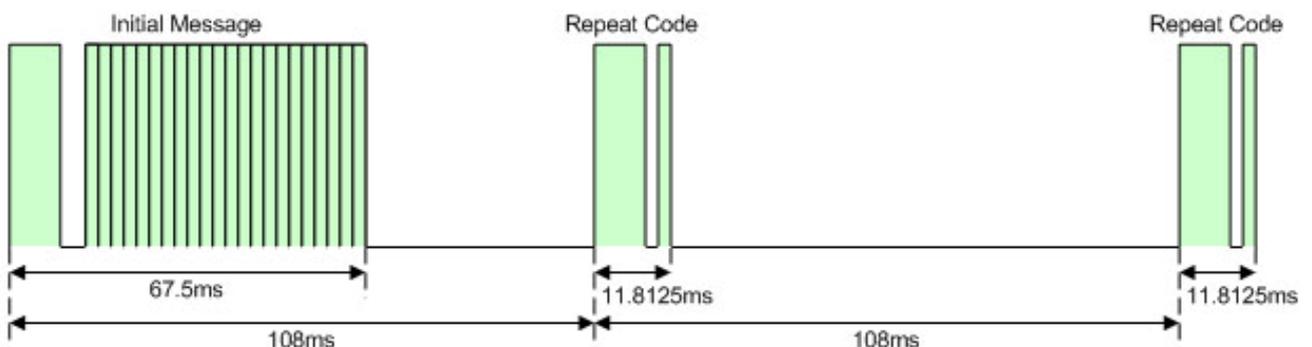
Il doit être associé à un récepteur infra-rouge type TL1838 ou équivalent.

Il peut être alimenté de 3 à 5V DC.

Une led visualise la réception de la trame.

Suite à la réception d'une trame NEC 32 bits : si l'octet 1 est l'inverse de l'octet 2 et l'octet 3 est l'inverse de l'octet 4, le boîtier positionne la broche INT à 0 pour demander la lecture I2C, dans le cas inverse, la trame reçue est ignorée et INT demeure à 1.

Cas du repeat : le circuit présente de nouveau la trame avec INT=0 toutes les 108ms.



Le master dispose de 96 ms pour lire les codes reçus avant que ces derniers soient écrasés.

Le circuit sera raccordé à un master I2C qui pourra venir lire les 4 octets reçus par ce dernier lorsque INT passe à 0.

La lecture I2Ccorrecte des 4 octets provoque la remontée de INT à 1.

Le circuit peut prendre plusieurs adresses I2C selon les niveaux appliqués sur les broches A0 A1 A2.

La prise en compte de ces entrées intervient seulement à la mise sous tension du circuit.

A2A1A0	Adresse lecture
000	0x51
001	0x53
010	0x55
011	0x57
100	0x59
101	0x5a
110	0x5c
111	0x5f

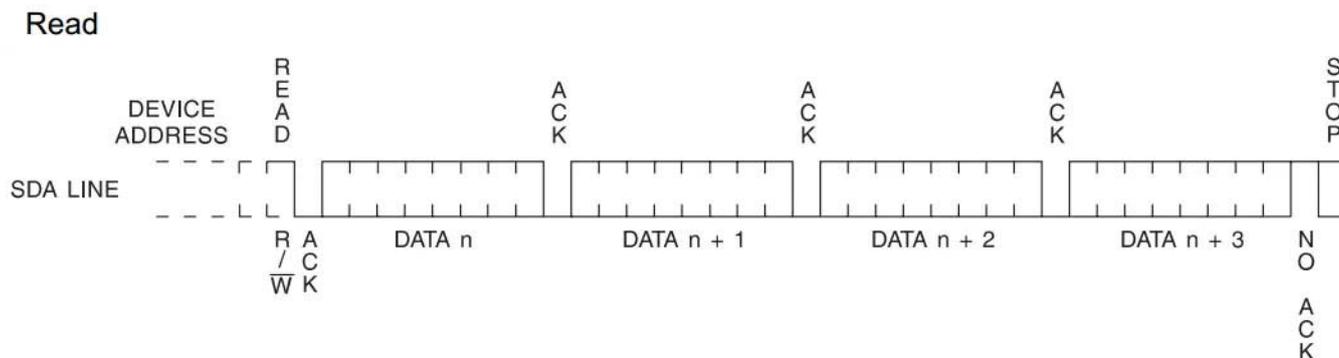
L Adresse lecture sur 8 bits

Le bit de poids 0 est le bit R/W de l'adresse I2C, toujours=1 car le circuit ne supporte que la lecture.

### Lecture I2C

Le master adresse le circuit RECNECI2C avec l'adresse sur 8 bits correspondant à A2A1A0 (de 51H à 5FH) qui acquitte son adresse en lecture.

Le master récupère 4 octets en acquittant les 3 premiers, sans acquitter le dernier, puis génère un stop.



1° octet : adresse NEC 2° octet : inverse adresse NEC 3° octet : commande 4° octet : inverse de la commande  
Exemple : 00 FF 02 FD

Les circuits sont disponibles en 2 formats :

-DIP14

-SOP14

Le circuit RECNECI2C est commercialisé de façon pérenne par la société AIXIST au prix unitaire de 8,9€ HT unitaire.

<https://aixist.fr/index.php?page=contact>

Prise de contact par le formulaire

Renseignements techniques :

electro8051@yahoo.fr